

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 03-082363

(43)Date of publication of application : 08.04.1991

(51)Int.Cl.

H02M 3/155

(21)Application number : 01-216920

(71)Applicant : SHARP CORP

(22)Date of filing : 23.08.1989

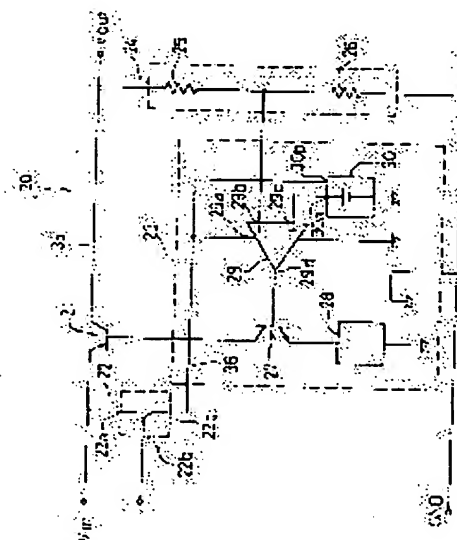
(72)Inventor : KUMADA KIYOSHI

(54) STABILIZED POWER CIRCUIT

(57)Abstract:

PURPOSE: To prevent consumption of power when output currents are cut off by providing a switch, which mask and breaks the input signal from outside, in series with a control circuit, which makes and breaks the currents from an output terminal.

CONSTITUTION: A stabilizing power source circuit 20 takes in output voltage from an output power supply path 35 through a potential divider 24 and inputs it into the terminal 29b of the comparator 29 of a control circuit 23. The reference voltage 30 generated by a reference voltage feeder 30 is input into the terminal 29c of the comparator 29. The gate of a transistor Tr27 is controlled with the output 29d of the comparator 29, and the make and break of Tr27 is done, and the make and break of Tr21 is controlled thus maintaining the output voltage V_{out} constant. a switch 22, to be opened/closed by an external signal, is arranged between an input terminal V_{in} and the feeder path 36 for the control circuit 23 thus feeding/interrupting current according to make/break of the switch 22. Since power supply to the control circuit 23 is interrupted upon turn OFF of the switching Tr21, power consumption is saved.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's]

decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑫ 公開特許公報(A) 平3-82363

⑮ Int. Cl.⁸

H 02 M 3/155

識別記号

B

庁内整理番号

7829-5H

⑭ 公開 平成3年(1991)4月8日

審査請求 未請求 請求項の数 1 (全5頁)

⑬ 発明の名称 安定化電源回路

⑰ 特 願 平1-216920

⑱ 出 願 平1(1989)8月23日

⑲ 発 明 者 熊 田 清 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社
内

⑳ 出 願 人 シャープ株式会社 大阪府大阪市阿倍野区長池町22番22号

㉑ 代 理 人 弁理士 原 謙 三

明 細 書

(産業上の利用分野)

本発明は、電源出力の安定化を図る安定化電源回路に関するものである。

(従来の技術)

従来の安定化電源回路としては、第3図に示すように、電源出力給電路12に被制御素子としてのPNP型のトランジスタ2が介装され、このトランジスタ2により、電源出力給電路12を流れる電流を制御すると共に、電源出力給電路12を断接する直列制御型安定化電源回路が知られている。この安定化電源回路は、上記のトランジスタ2と、制御回路3と、分圧回路4を構成する抵抗10・11とを備えている。

トランジスタ2は、エミッタが入力端子Vinに接続され、コレクタが出力端子Voutに接続され、ベースが制御回路3におけるトランジスタ5のコレクタに接続されている。

制御回路3は、トランジスタ5と、保護回路6と、スイッチング手段7と、作動増幅器8と、基準電圧供給回路9とからなる。

1. 発明の名称

安定化電源回路

2. 特許請求の範囲

1. 出力端子に電源出力を供給する電源出力給電路に直列に介装され、この電源出力給電路に流れる電流を制御し、かつ制御回路から入力されるOFF信号によってOFF動作する被制御素子と、被制御素子の電流制御動作を制御すると共に、スイッチング手段のOFF動作によって被制御素子にOFF信号を出力する制御回路と、外部からの入力によりON/OFF動作を行うスイッチング手段とを備えた安定化電源回路において、

上記のスイッチング手段は、制御回路への電源給電路に直列に介装されていることを特徴とする安定化電源回路。

3. 発明の詳細な説明

作動増幅器8の反転入力端子8bには、分圧回路4から抵抗10・11により出力電圧を分圧して得た比較電圧が入力され、非反転入力端子8cには、基準電圧供給回路9の基準電圧出力端子9aより基準電圧が入力される。作動増幅器8は、これら入力電圧の比較演算結果を電流出力として出力端子8dからトランジスタ5のベースに供給する。トランジスタ5は、ベースに入力された電流に応じて、コレクタ・エミッタ間の抵抗値を変化させ、トランジスタ2のベースからの吸い込み電流を制御し、これによりトランジスタ2のコレクタに接続されている出力端子Voutの電圧を変化させるようになっている。即ち、分圧回路4、作動増幅器8、トランジスタ5およびトランジスタ2によって構成されるフィードバックループにより、作動増幅器8の非反転入力端子8cの基準電圧と反転入力端子8bの比較電圧とが等しくなるように制御され、出力端子Voutから一定電圧が出力されるようになっている。

一方、スイッチング手段7は、作動増幅器8の

出力端子とグラウンドとの間に設けられ、制御端子7aへの入力信号に応じて、端子7b・7c間のON/OFFを行うようになっている。そして、スイッチング手段7のOFF時には、出力端子Voutから所定の電圧が得られる一方、ON時には、作動増幅器8の出力端子8dがグラウンドに短絡され、トランジスタ5とトランジスタ2とがOFFとなり、出力端子Voutからの出力電圧が遮断されるようになっている。

尚、保護回路6は、トランジスタ5のエミッタ電流を制御して、出力端子Voutから出力される過電流、および出力端子Voutの短絡時の保護を行うものである。

〔発明が解決しようとする課題〕

ところが、上記従来の構成では、スイッチング手段7がONとなり、出力端子Voutの出力電圧がOFFとなっている場合であっても、作動増幅器8の電源供給端子8aと基準電圧供給回路9の電源供給端子9bとには、入力端子Vinからの入力電圧が供給され、作動増幅器8と基準電圧供給

回路9とが作動状態となっている。このため、電力がむだに消費されるという問題点を有している。

〔課題を解決するための手段〕

本発明の安定化電源回路は、上記の課題を解決するために、出力端子に電源出力を供給する電源出力給電路に直列に介装され、この電源出力給電路に流れる電流を制御し、かつ制御回路から入力されるOFF信号によって、OFF動作する被制御素子と、被制御素子の電流制御動作を制御すると共に、スイッチング手段のOFF動作によって被制御素子にOFF信号を出力する制御回路と、外部からの入力によりON/OFF動作を行うスイッチング手段とを備えた安定化電源回路において、上記のスイッチング手段は、制御回路への電源給電路に直列に介装されていることを特徴としている。

〔作用〕

上記の構成によれば、スイッチング手段がONしたときには、制御回路に電源が供給され、制御回路が作動して被制御素子がON動作し、電源出

力給電路に流れる電流が制御され、出力端子から所定の電源出力が得られる。

一方、スイッチング手段がOFFしたときには、制御回路への電源の供給が遮断され、制御回路は作動を停止し、被制御素子にOFF信号が入力される。これにより、被制御素子はOFF動作を行い、電源出力給電路が遮断され、電源出力がOFFとなる。このように、電源端子からの電源出力がOFFとなるときには、制御回路への電源の供給がOFFとなるので、電力がむだに消費されることがなくなる。

〔実施例〕

本発明の一実施例を第1図および第2図に基づいて説明すれば、以下の通りである。

本発明に係る安定化電源回路20は、第1図に示すように、被制御素子としてのpnp型のトランジスタ21と、スイッチング手段22と、制御回路23と、分圧回路24とからなる。

トランジスタ21は、入力端子Vinと出力端子Voutとの間の電源出力給電路35に直列に介装

されており、エミッタが入力端子 V_{in} に接続され、コレクタが出力端子 V_{out} に接続され、ベースが制御回路 23 のトランジスタ 27 のコレクタに接続されている。

スイッチング手段 22 は作動増幅器 29 と基準電圧供給回路 30 とに電源を供給する電源給電路 36 に直列に介装されている。スイッチング手段 22 は入力端子 22a と出力端子 22c との間の導通および遮断を制御する制御端子 22b を有し、入力端子 22a が入力端子 V_{in} に接続され、出力端子 22c が作動増幅器 29 の電源供給端子 29a と基準電圧供給回路 30 の電源供給端子 30b とに接続されている。

上記スイッチング手段 22 の内部等価回路は、第 2 図に示すように、トランジスタ 33、34 と抵抗 31、32 とからなる。トランジスタ 33 は、エミッタが入力端子 22a とトランジスタ 34 のコレクタとに接続され、ベース・エミッタ間に抵抗 32 が接続されている。さらに、トランジスタ 33 は、ベースが抵抗 31 を介して制御端子

22b に接続され、コレクタがトランジスタ 34 のベースに接続されている。トランジスタ 34 は、エミッタが出力端子 22c に接続されている。したがって、上記スイッチング手段 22 は、制御端子 22b を 0V にすることにより、トランジスタ 33、34 が ON して入力端子 22a と出力端子 22c との間が導通して ON となる一方、制御端子 22b を開放することにより、トランジスタ 33、34 が OFF して、入力端子 22a と出力端子 22c との間が遮断されて OFF となる。

分圧回路 24 は、出力端子 V_{out} と共通端子 GND との間に直列接続された抵抗 25、26 で構成され、両抵抗 25、26 の接続点から、出力端子 V_{out} と共通端子 GND との端子間電圧を分圧して得た比較電圧を作動増幅器 29 の反転入力端子 29b へ供給するようになっている。

制御回路 23 は、トランジスタ 27 と、保護回路 28 と、作動増幅器 29 と、基準電圧供給回路 30 とを備えている。作動増幅器 29 は、反転入力端子 29b に分圧回路 24 からの比較電圧が入

力され、非反転入力端子 29c に基準電圧供給回路 30 の基準電圧出力端子 30a から基準電圧が入力されている。作動増幅器 29 は、これら両入力電圧の比較演算結果を電流出力として出力端子 29d からトランジスタ 27 のベースへ出力するようになっている。トランジスタ 27 は、ベースに入力された電流に応じてコレクタ・エミッタ間の抵抗を可変する。これにより、トランジスタ 27 は、トランジスタ 21 のベースからの吸い込み電流を可変し、安定化電源回路 20 の出力端子 V_{out} からの出力電圧を可変することが可能になっている。

そして、上記の分圧回路 24、作動増幅器 29、トランジスタ 27 およびトランジスタ 21 によりフィードバックループが構成され、このフィードバックループにより、作動増幅器 29 へ入力される比較電圧が基準電圧と等しくなるようにトランジスタ 21 が制御され、出力端子 V_{out} から一定電圧が得られるようになっている。

また、保護回路 28 は、主にトランジスタ 27

のエミッタ電流を制御して、出力端子 V_{out} から出力される過電流、および出力端子 V_{out} の短絡時の保護を行うようになっている。

上記の構成において、出力端子 V_{out} から所定の電圧を出力するときには、スイッチング手段 22 の制御端子 22b に 0V の電圧が印加される。これにより、スイッチング手段 22 が ON し、制御回路 23 の作動増幅器 29 と基準電圧供給回路 30 とに電源が供給され、これら作動増幅器 29 と基準電圧供給回路 30 とが作動する。これにより、トランジスタ 27 およびトランジスタ 21 が ON となり、出力端子 V_{out} から所定の電圧が出力される。

一方、出力端子 V_{out} からの出力を停止するときには、スイッチング手段 22 の制御端子 22b を開放にする。これにより、スイッチング手段 22 が OFF となり、制御回路 23 の作動増幅器 29 と基準電圧供給回路 30 とに対する電源の供給が遮断される。従って、制御回路 23 の作動増幅器 29 と基準電圧供給回路 30 とが作動を停止し、

作動増幅器29の出力端子29dからの出力電圧が0Vになり、トランジスタ27がOFFし、さらにトランジスタ21がOFFする。これにより、出力端子Voutからの出力がOFFとなる。

(発明の効果)

本発明の安定化電源回路は、以上のように、出力端子に電源出力を供給する電源出力給電路に直列に介装され、この電源出力給電路に流れる電流を制御し、かつ制御回路から入力されるOFF信号によって、OFF動作する被制御素子と、被制御素子の電流制御動作を制御すると共に、スイッチング手段のOFF動作によって被制御素子にOFF信号を出力する制御回路と、外部からの入力によりON/OFF動作を行うスイッチング手段とを備えた安定化電源回路において、上記のスイッチング手段は、制御回路への電源給電路に直列に介装されている構成である。

それゆえ、電源出力を停止させるためにスイッチング手段をOFF動作させたときには、制御回路への電源供給が遮断され、むだな電力消費を解

消することができる。これにより、消費電力量の低減を図ることができるという効果を奏する。

4. 図面の簡単な説明

第1図ないし第2図は、本発明の一実施例を示すものである。

第1図は安定化電源回路の回路図である。

第2図は第1図に示したスイッチング手段の内部等価回路である。

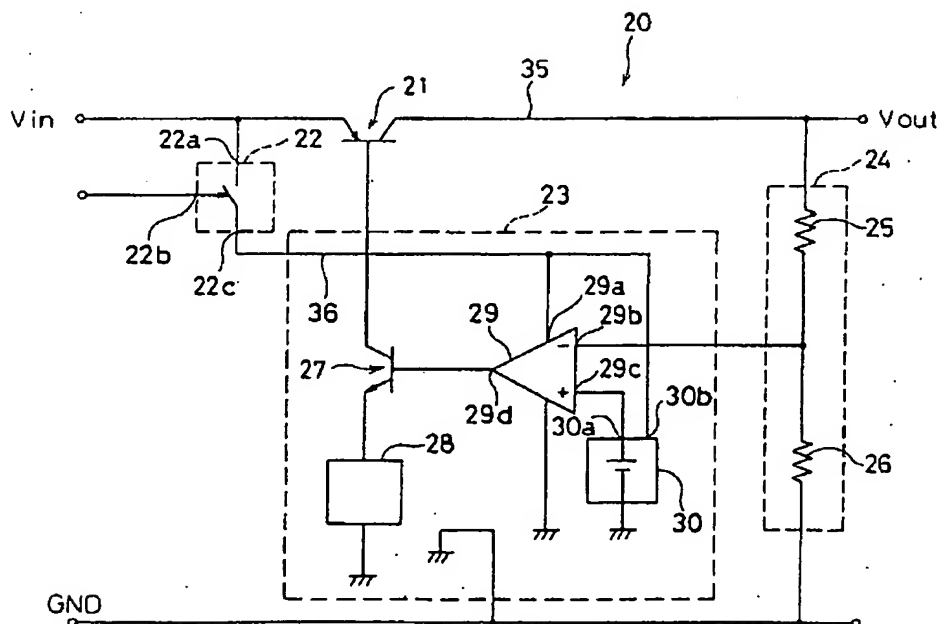
第3図は従来例を示すものであって、安定化電源回路の回路図である。

20は安定化電源回路、21はトランジスタ(被制御素子)、22はスイッチング手段、23は制御回路、24は分圧回路、35は電源出力給電路、36は電源給電路である。

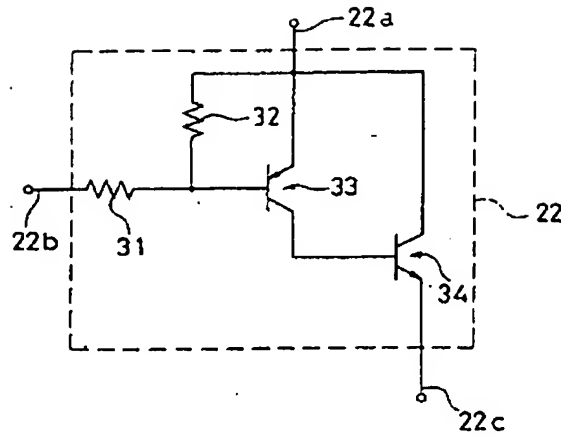
特許出願人 シャープ 株式会社
代理人 弁理士 原 雄



第 1 図



第 2 図



第 3 図

